|  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
|  | | | | | | | | | | | | |
|  |  | | | | | | | | | | |  |
| **档号** |  | | | |  | | **编号** |  | |  |
| **保管期限** | | | |  |  | | **密级** | 非密级 | |  |
|  | | | | |  | | **阶段标记** | | C |  |
|  | | | | | | | | | | |
|
|  | |  | | | 软件虚拟开发环境  研制技术总结报告 | | | |  | |
|  | | |
| **所属项目： 软件虚拟开发环境**  **项目编号： N1399511** | | | | | | | | |
|
| **拟 制** | | | |  | | |  | |
| **审 核** | | | |  | | |  | |
| **标 审** | | | |  | | |  | |
| **会 签** | | | |  | | |  | |
|  | | **批 准** | | | |  | | |  | |
|  | | **版次/修订状态** | | | |  | | |  | |
| 总页数： 正文页数： 附录页数： | | | | | | | | | | |
|  | | | **北京华力创通科技股份有限公司** | | | | | |  | |
| 年 月 日 | | | | | |
|  | | | | | | | | | | |
|  | | | | | | | | | | |

**目 录**

[1 引言 4](#_Toc396500393)

[1.1 文档概述 4](#_Toc396500394)

[1.2 项目背景 4](#_Toc396500395)

[1.3 引用文件 4](#_Toc396500396)

[1.4 术语 4](#_Toc396500397)

[2 研制需求及任务分析 5](#_Toc396500398)

[2.1 总体描述 5](#_Toc396500399)

[2.2 功能需求 5](#_Toc396500400)

[2.3 进度安排总结 5](#_Toc396500401)

[2.4 运行环境 5](#_Toc396500402)

[2.4.1 工作环境 5](#_Toc396500403)

[2.4.2 软硬件环境 6](#_Toc396500404)

[3 技术方案 6](#_Toc396500405)

[3.1 系统架构 6](#_Toc396500406)

[3.2 系统组成 6](#_Toc396500407)

[3.3 系统逻辑流程 6](#_Toc396500408)

[4 关键技术攻关情况 6](#_Toc396500409)

[4.1 关键技术名称 6](#_Toc396500410)

[4.1.1 技术难点 6](#_Toc396500411)

[4.1.2 解决方案 6](#_Toc396500412)

[4.2 关键技术名称 6](#_Toc396500413)

[4.2.1 技术难点 6](#_Toc396500414)

[4.2.2 解决方案 6](#_Toc396500415)

[5 研制和测试过程 6](#_Toc396500416)

[5.1 硬件选型 6](#_Toc396500417)

[5.2 软件详细设计 7](#_Toc396500418)

[5.3 测试过程 7](#_Toc396500419)

[6 遇到的问题及解决方法 7](#_Toc396500420)

[6.1 遇到的问题1 7](#_Toc396500421)

[6.1.1 问题描述 7](#_Toc396500422)

[6.1.2 解决方法 7](#_Toc396500423)

[6.2 遇到的问题1 7](#_Toc396500424)

[6.2.1 问题描述 7](#_Toc396500425)

[6.2.2 解决方法 7](#_Toc396500426)

[7 质量保证 7](#_Toc396500427)

[7.1 质量管理职责 7](#_Toc396500428)

[7.2 质量控制 7](#_Toc396500429)

[7.3 评审记录 7](#_Toc396500430)

[8 交付清单 7](#_Toc396500431)

[8.1 硬件清单 7](#_Toc396500432)

[8.2 软件清单 7](#_Toc396500433)

[8.3 文档资料 7](#_Toc396500434)

[9 符合性对照表 7](#_Toc396500435)

[10 结论 8](#_Toc396500436)

[版本记录 9](#_Toc396500437)

# 引言

## 文档概述

软件虚拟开发环境研制技术总结报告是对软件虚拟开发环境项目的研制总结，对项目全开发周期进行技术层面的总结，为设备和系统升级或后续版本的开发提供指导意见，并作为系统维护人员使用的参考文档。

## 项目背景

软件虚拟开发环境项目是为XX客户定制开发虚拟软件平台的项目，项目完成PPC7448处理器、桥片Marvell MV64560、ARINC 664和RDC等模型的开发工作，由北京华力创通科技股份有限公司（以下简称华力创通）基于风河公司SIMICS仿真开发平台研制完成。

用户可以在未实现硬件的前提下，使用此套虚拟开发环境来开发、验证基于虚拟化航空IMA计算机的应用，目的是：

* 使软件开发和硬件设计可以同步开展，软件开发的进度不用受制于硬件状态；
* 软件设计中一些潜在的错误和运行时故障可以在虚拟平台上提前暴露出来，从而减少软件设计周期并降低风险，提高系统开发和集成的效率；
* 在软件后期的实施和维护阶段，软件开发人员不需要直接访问现场的真实设备即可进行部分故障分析和技术支持。

## 引用文件

1. Wind River Simics Model Builder Reference Manual 4.6 - DML 1.2, 2013-10-31
2. Wind River Simics Extension Builder User Guide 4.6, 2013-10-03
3. Wind River Simics Model Builder User Guide 4.6, 2013-10-31
4. Wind River Simics Model Builder Reference Manual 4.6, 2013-10-31
5. ARINC SPECIFICATION 664 PART 7, 2005-06-27
6. ARINC SPECIFICATION 429 Part 1-17, 2004-05-17
7. 《软件虚拟开发环境技术协议》
8. 《软件虚拟开发环境需求规格说明书》

## 术语

本文档的术语见表 1所示。

表 1 定义和缩略词

|  |  |  |  |
| --- | --- | --- | --- |
| 序号 | 术语 | 英文全称 | 中文全称 |
| 1 | ARINC | Aeronautical Radio Incorporated | 航空无线电公司 |
| 2 | ARINC 664、  A664 | Avionics Full-Duplex Switched Ethernet | 航空全双工交换式以太网 |
| 3 | ARINC 429、A429 | XX | XX |
| 4 | VL | Virtual Link | 虚链路 |
| 5 | RDC | Remote Data Concentrator | 远程数据集中器 |
| 7 | DDR、DDR SDRAM | Double Data Rate-Synchronous DRAM | 双倍速率同步动态随机存储器 |
| 8 | DRAM | Dynamic Random Access Memory | 动态随机存取存储寄存器 |
|  |  |  |  |
|  |  |  |  |

# 研制需求及任务分析

## 总体描述

【本章应从用户的角度出发，概括出本系统提供的功能特性及时间要求，如：

1. 本系统提供给用户简洁明快的用户界面；
2. 通过用户界面，用户可以加载其VxWorks镜像和配置表；
3. 系统所提供的监控功能，如查看模型的运行状况；

等等…………】

1. 本系统提供给用户简洁明快的用户界面；
2. 通过用户界面，用户可以加载其VxWorks镜像和配置表；
3. 通过用户界面，用户可以选择需要运行的工作模式（429/664）；
4. 在429工作模式下，用户可通过用户界面添加、删除运行配置方式；
5. 通过用户界面，用户可以查看模型的运行状况；
6. 通过用户界面，用户可以查看板卡信息；
7. 通过用户界面，用户可以查看调试信息。

根据技术协议及研制过程中与客户的沟通，

## 功能需求

### 虚拟的ARINC 664模型

## 进度安排总结

## 运行环境

### 工作环境

工作环境为标准试验室环境：

温度：0-40℃；

湿度：10-90%；

供电电压：220V±10%。

### 软硬件环境

【本章应标识系统运行时的操作系统和硬件配置。】

# 技术方案

## 系统架构

【本章应图文描述系统的两种工作模式的系统架构。】

## 系统组成

【本章应标识系统运行而必须安装的所有软件和硬件。如Simics4.6.2、驱动中间件、板卡等，以列表的形式给出。】

## 系统逻辑流程

# 关键技术攻关情况

## 与真实设备互联

### 技术难点

### 解决方案

## ARINC 664 BAG流量整型

### 技术难点

软件虚拟开发环境内部A664板卡模型应满足ARINC664 Part7 标准，完成对数据的流量整型工作，实现带宽分配。在真实的A664板卡中可以使用定时器等硬件手段来实现带宽分配，而在A664板卡模型内部同样需要实现类似“定时器”的功能

### 解决方案

为实现上述功能，我们引入event事件，event事件是指在虚拟的时间队列上设置 一个回调函数并且指定延迟时间，当达到指定的延迟时间后会触发这个回调函数，从而实现类似定时器的功能，并且event事件支持嵌套，即一个event事件内部还可以包含一个或多个event事件，从而可以实现定时器的连续工作。

根据event事件的特性，我们可以在A664板卡模型内部设置128个event事件对应于128条发送的VL，来实现128条VL上的流量整型功能，具体如图 7所示，这里以3个event事件为例子来做说明。

* 在时间轴0处我们设置了三个event事件，分别用于实现VL1、VL2和VL3的BAG功能，其中VL1对应的BAG为1ms，VL2为2ms，VL3为4ms；
* 在1ms时event1触发，发送VL1缓存中的数据帧；
* 在2ms时event1和event2同时触发，分别发送VL1和VL2缓存内部的数据帧，这里需要特殊说明一点的是，在虚拟平台内部，虚拟时间是与指令执行密切相关的，当前指令执行完毕开始执行下一条指令时，虚拟时间才会继续前进，否则时间“静止”，我们正好可以利用这一特性，将这3个event时间在一条指令内实现，从而实现真正的并发，避免出现同时触发多个event事件后因事件先后执行而造成时间上的延迟，在这里event1连续两次触发之间的间隔为1ms，也即实现了VL1带宽间隔BAG；
* 同理在3ms,4ms,5ms,6ms,7ms,8ms还会依次分别触发event1、event2和event3事件，相连两个event2事件触发的2ms间隔也就是VL2的带宽间隔BAG，相邻两个event3事件触发的4ms间隔也就是VL3的带宽间隔BAG。



图 7 流量整型BAG示意图

## ARINC 664数据帧封包解包

### 技术难点

软件虚拟开发环境内部A664板卡模型应满足ARINC664 Part7 标准，完成对A664数据帧的封包和解包工作。在真实A664板卡中，封包解包的动作是由FPGA实现，而在A664板卡模型内部则需要模型去根据配置表的配置完成A664数据帧的封包解包工作。

### 解决方案

为实现上述功能，需要在模型内部实现当软件虚拟开发环境上层嵌入式应用将数据和Port ID发送到A664模型内部后，A664模型会根据Port ID查找对应的UDP信息，IP信息、VL等，然后逐层完成UDP 封装、IP封装和MAC层封装，具体如图 8所示。

封包流程：

* 当上层嵌入式应用将Port ID和Data发送到A664板卡模型内部后，A664板卡模型首先会根据Port ID在配置表寄存器中查询对应的VL、BAG、UDP、IP等信息；
* 根据查询到的信息依次对Data进行UDP封装、IP封装、MAC封装；

解包流程

* 当664板卡模型接收到外部发送过来的A664数据帧后依次完成MAC层解包、IP解包、UDP解包；
* 然后根据解包后的信息在配置表中查询对应的Port ID，然后将Port ID和Data一起上报给上层嵌入式应用程序。

图 8 A664数据帧封包解包流程

## RDC的配置表解析

### 技术难点

### 解决方案

## RDC协议转换

### 技术难点

### 解决方案

# 研制和测试过程

## 硬件选型

## 软件详细设计

## 测试过程

# 遇到的问题及解决方法

## 遇到的问题1

### 问题描述

启动Vxworks后，加载配置表后，发现个别配置表的信息在加载的过程中被修改。

### 解决方法

对照需求规格说明，经过排查发现，接收冗余的配置表的大小是256个，而不是128个，修改数组定义后，重新编译后，经测试，可以正确加载配置表。

## 遇到的问题2

### 问题描述

在429工作模式下，当RDC调用第二块A664虚拟模型的配置表加载接口会发生段错误。

### 解决方法

经过调试，发现A664虚拟模型的配置表数据接收的定义有更新，而RDC使用的配置表定义是旧的，导致内存拷贝时越界，引发段错误。更新RDC使用的配置表，重新编译后，可以完成配置表加载。

## 遇到的问题3

### 问题描述

在429工作模式下，第二块网卡接收到的A664配置表不正确。

### 解决方法

经过调试，发现A664虚拟模型的加载配置表接口的实现有问题，接口每被RDC模型调用后，都会调用快速排序算法，导致下次加载配置表时，排序后的数据被覆盖掉了。添加一个新的接口给RDC，将所有的排序算法移动到这个接口中，当RDC循环加载配置表后，调用此接口。重新编译后，测试通过。

## 遇到的问题4

### 问题描述

在429工作模式下，当RDC调用接口从真实429板卡接收数据时，会发生段错误。

### 解决方法

使用gdb调试发现，接收函数实现的有问题，从真实429板卡接收到的数据长度并不一定要等于缓冲区的最大长度，而程序对这两个值进行对比，如果不相等，抛出异常，导致Simics退出，修改判断条件，当接收到的数据长度大于0，即认为是正确的，重新编译后，RDC模块可以正确接收真实板卡返回的数据。

## 遇到的问题5

### 问题描述

在429工作模式下，第二块网卡的数据无法发送给第一块网卡。

### 解决方法

调试发现，第一块网卡接收到第二块网卡传递过来的数据后，将数据过滤掉了。原因是RDC模型中配置表解析拼数据有误，修改后重新编译，第一块网卡可以正确收到数据，并通过查询配置表，将接收到的数据存放到对应的端口缓冲区中。

## 遇到的问题6

### 问题描述

在429工作模式下，循环接收真实429发送过来的数据，会发生段错误。

### 解决方法

使用gdb调试发现，是crc校验函数导致段错误，使用gdb发现传递给crc校验的数据长度是0，0-4产生一个很大的正整数，导致数组拷贝越界。经过进一步测试发现，循环队列的出队列有问题，循环队列采用数组方式实现，当出队列后，并没有将此数组下标中存储的数据清空，导致判断循环队列中第一个元素的信息时存在问题。在出队列函数中添加清空函数后，模型行为正确。

## 遇到的问题7

### 问题描述

在664工作模式下， 第一块虚拟A664模型配置真实A664板卡出错。

### 解决方法

调试发现，第一块网卡传递配置表的项数和大小不匹配，修改后，重新编译，加载正确。

## 遇到的问题8

### 问题描述

在664工作模式下， dest ip的值不正确。

### 解决方法

调试发现，发送数据寄存器4和5的field的解析不正确，修复后，重新编译，dest ip的值正确。

## 遇到的问题9

### 问题描述

在664工作模式下， dest ip的值不正确。

### 解决方法

调试发现，发送数据寄存器4和5的field的解析不正确，修复后，重新编译，dest ip的值正确。

## 遇到的问题10

### 问题描述

在664工作模式下， Vxworks的两个接收不同端口数据的线程都能收到数据，而测试环境只有一个端口接收数据。

### 解决方法

调试发现，接收模块处理的不正确，没有根据端口号创建缓存，而是多个端口共用一个缓存，为每个端口创建缓存后，重新编译，虚拟A664模型的行为正确。

## 遇到的问题11

### 问题描述

在664工作模式下，Vxworks启动速度过慢。

### 解决方法

调试发现，虚拟模型在启动时，就开始轮询从真实A664板卡接收数据，而这时操作系统还没有启动，这样做除了降低虚拟环境效率外，毫无意义。将接收轮询函数移动到Vxworks成功加载配置表后，重新编译，Vxworks启动速度正常。

## 遇到的问题12

### 问题描述

在664工作模式下，真实A664板卡有时会丢弃前几个数据帧。

### 解决方法

调试发现，虚拟模型向真实A664板卡下传配置表数据后，在没有确定真实A664板卡配置好后，就开始发送、接收数据。为A664板卡和A664虚拟模型添加“握手”机制后，重新编译，问题解决。

# 质量保证

## 质量管理职责

## 质量控制

## 评审记录

# 交付清单

## 硬件清单

## 软件清单

## 文档资料

# 符合性对照表

表 2 技术协议符合性对照表

|  |  |  |  |
| --- | --- | --- | --- |
| **序号** | **技术协议** | **是否符合** | **说明** |
| 1 |  |  |  |
| 2 |  |  |  |
| 3 |  |  |  |
| 4 |  |  |  |
|  |  |  |  |

# 结论

【版本记录一页方便内部使用，文档交与客户时需删除】

# 版本记录

|  |  |  |  |
| --- | --- | --- | --- |
| 时间 | 版本号 | 作者 | 修改内容 |
| 2014.8.22 | 0.0.1 | 王霞 | 编写章节大纲 |
|  |  |  |  |
|  |  |  |  |

【以下为格式说明，方便编写文档时用格式刷获取。文档编写完后必须删除】

【图均采用引用的形式，不能手写。所有图片包括Visio图需放到绘图画布中。文中表述一律采用“如图 1所示”的格式。】

【下图为格式规范，字体等可用格式刷直接获取。】

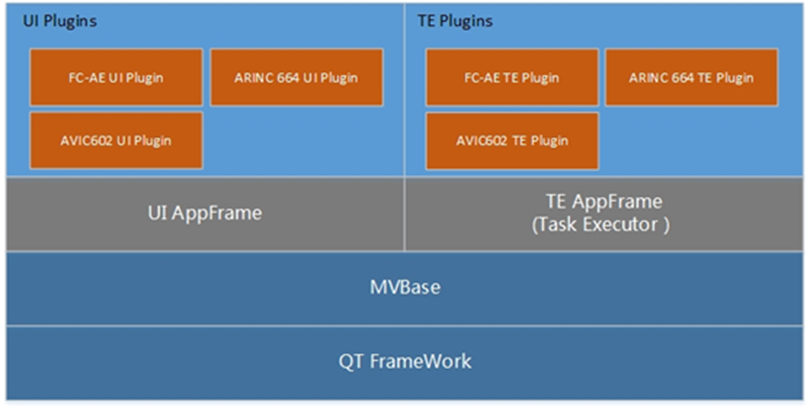


图 1 XX

图1 1

【表格采用三线制表格，表头均采用引用的形式，不能手写。文中表述一律采用“如表 1所示”的格式。下表为表格格式规范，字体等可用格式刷直接获取。】

表 1 XX

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
|  |  |  |  |  |
|  |  |  |  |  |
|  |  |  |  |  |